

Руководство к лабораторному практикуму: ОСНОВЫ ТЕХНИКИ СВЯЗИ

Плата EMONA и NI ELVIS III для изучения систем связи



Лабораторная работа 12:
Квадратурная фазовая манипуляция (QPSK)

Перечень изменений

Дата	Что изменено
7/9/2018	Оформлена окончательная версия документа
03/01/2019	Скорректирована часть 5, посвященная диаграмме созвездий

© 2018 Emona Instruments Pty Ltd

Все авторские права на все руководства пользователя по Emona TIMS/ETT-Series/DxIQ, руководства к лабораторным практикумам и прилагаемое к ним программное обеспечение принадлежат компании Emona Instruments Pty Ltd и ее подразделениям. Все права защищены.

ОГРАНИЧЕНИЯ НА КОПИРОВАНИЕ РУКОВОДСТВ TIMS МАРКОЙ

Лицензионное соглашение предоставляет ограниченные полномочия только тем образовательным учреждениям, которые приобрели учебное лабораторное оборудование Emona TIMS/ETT/DxIQ. Эти полномочия включают в себя тиражирование (полностью или частично) и/или распространение любых руководств пользователя и лабораторных практикумов TIMS/ETT/DxIQ, изданных компанией Emona Instruments, для исключительного использования студентами этих учреждений.

Ограниченные полномочия не предусматривают никаких лицензионных выплат компании Emona.

Компании Emona Instruments Pty Ltd принадлежат права на любые переизданные и/или вторичные документы.

ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ

Компания Emona Instruments Pty Ltd уважает чужие права на интеллектуальную собственность и призывает читателей к тому же самому. Этот ресурс защищен законами об авторском праве и интеллектуальной собственности.

LabVIEW и National Instruments являются торговыми марками корпорации National Instruments.

Все другие торговые марки и наименования компаний, упомянутые здесь, являются собственностью соответствующих компаний.

ДОПОЛНИТЕЛЬНЫЕ УСЛОВИЯ

Читатель принимает на себя все риски, связанные с использованием настоящего ресурса и всей информации, теоретических сведений, программ, которые там содержатся или описываются. Этот ресурс может содержать технические неточности, типографические ошибки, прочие ошибки и упущения, а также устаревшую информацию. Ни автор, ни издатель не несут никакой ответственности за любые ошибки и упущения, за обновление любой информации, за любые нарушения патентных и других прав интеллектуальной собственности.

Автор и издатель не дают никаких гарантий, включая, без ограничений, любые гарантии на полноту данного ресурса и любой информации, теоретических сведений или программ, содержащихся или описываемых в ресурсе. Также они не дают никаких гарантий, что любые содержащиеся или описываемые в данном ресурсе информация, теоретические сведения и программы не нарушают ничьих патентных прав и иных прав интеллектуальной собственности. **ДАННЫЙ РЕСУРС ПОСТАВЛЯЕТСЯ "КАК ЕСТЬ". НЕ ДАЮТСЯ НИКАКИЕ ГАРАНТИИ, ЯВНЫЕ ИЛИ ПОДРАЗУМЕВАЕМЫЕ, ВКЛЮЧАЯ, НО НЕ ОГРАНИЧИВАЕМЫЕ, ЛЮБЫЕ И ВСЕ ПОДРАЗУМЕВАЕМЫЕ ГАРАНТИИ ТОВАРНОЙ ПРИГОДНОСТИ, ПРИГОДНОСТИ ДЛЯ КОНКРЕТНОЙ ЦЕЛИ И ОТСУТСТВИЯ НАРУШЕНИЙ ПРАВ ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ.**

Никаких прав и лицензий не предоставляются издателем или автором под любым патентом или другим правом на интеллектуальную собственность явно, косвенно или по решению суда.

НИ ПРИ КАКИХ ОБСТОЯТЕЛЬСТВАХ ИЗДАТЕЛЬ ИЛИ АВТОР НЕ БУДУТ НЕСТИ ОТВЕТСТВЕННОСТЬ ЗА ЛЮБОЙ ПРЯМОЙ, КОСВЕННЫЙ, УМЫШЛЕННЫЙ, НЕУМЫШЛЕННЫЙ, СТРАХОВОЙ, ЭКОНОМИЧЕСКИЙ ИЛИ ВТОРИЧНЫЙ УЩЕРБ, ОБУСЛОВЛЕННЫЙ ДАННЫМ РЕСУРСОМ И ЛЮБОЙ ИНФОРМАЦИЕЙ, ТЕОРЕТИЧЕСКИМИ СВЕДЕНИЯМИ И ПРОГРАММАМИ, КОТОРЫЕ ТАМ СОДЕРЖАТСЯ И ОПИСЫВАЮТСЯ, ДАЖЕ ЕСЛИ ОСВЕДОМЛЕННЫ О ВОЗМОЖНОСТИ ТАКОГО УЩЕРБА И ДАЖЕ ЕСЛИ ЕГО ПРИЧИНОЙ ИЛИ ЕГО СПОСОБСТВОВАНИЮ ЯВЛЯЛАСЬ НЕВНИМАТЕЛЬНОСТЬ ИЗДАТЕЛЯ, АВТОРА ИЛИ ИНЫХ ЛИЦ. Применяемый закон не допускает исключений или ограничений по неумышленному или вторичному ущербу. Следовательно, вышеприведенные исключения или ограничения к вам не относятся.

Содержание

Лабораторная работа 12: Квадратурная фазовая манипуляция (QPSK).....	6
Цель работы	6
Предварительные условия	6
Необходимые инструментальные средства и технологии	7
Ожидаемые результаты.....	8
Часть 1: Квадратурная фазовая манипуляция (QPSK)	9
1.1 Предварительное обсуждение.....	9
1.2 Генерация QPSK сигнала	12
Часть 2: Анализ спектра QPSK сигнала.....	23
Часть 3: Извлечение одного из BPSK сигналов из QPSK сигнала методом фазовой дискриминации.....	25
Часть 4: Полная QPSK демодуляция с демультимплексированием данных	31
Часть 5: Диаграммы созвездий восстановленных I/Q сигналов	34
Рисунок 1: Блок-схема QPSK модуляции	10
Рисунок 2: Блок-схема полной QPSK демодуляции	11
Рисунок 3: Схема соединений для расщепления битов данных.....	14
Рисунок 4: Измерение скорости передачи бит BPSK сигнала с помощью курсоров на экране осциллографа.....	15
Рисунок 5: Блок-схема расщепления бит	15
Рисунок 6: Схема соединений для генерации двух BPSK сигналов при исследовании PSK_I сигнала	16
Рисунок 7: Блок-схема генерации двух BPSK сигналов при исследовании PSK_I сигнала.....	17
Рисунок 8: Схема соединений для генерации BPSK сигнала при исследовании PSK_Q сигнала.....	18
Рисунок 9: Блок-схема для генерации BPSK сигнала при исследовании PSK_Q сигнала	19
Рисунок 10: Схема соединений для сложения двух BPSK каналов	20
Рисунок 11: Блок-схема генерации QPSK сигнала	21
Рисунок 12: Схема соединений для демодулятора в канале PSK_I	26
Рисунок 13: Блок-схема демодуляции для одного из BPSK каналов	26
Рисунок 14: Схема соединений для демодуляции одного из BPSK каналов и очистки сигнала с помощью компаратора	28
Рисунок 15: Блок-схема демодулятора одного из BPSK каналов компаратором для формирования цифрового сигнала.....	29
Рисунок 16 Полная блок-схема QPSK демодулятора	32
Рисунок 17: Схема соединений полного QPSK-демодулятора.....	33
Рисунок 18: Пример диаграммы созвездий для нескольких значений фазы.....	34
Рисунок 19: Диаграмма созвездий I/Q сигналов	36

Лабораторная работа 12: Квадратурная фазовая манипуляция (QPSK)

Цель работы

После выполнения этой лабораторной работы вы должны уметь:

1. Исследовать работу последовательно-параллельного и параллельно-последовательного преобразователей.
2. Формировать реальные BPSK и QPSK сигналы.
3. Описывать QPSK сигнал во временной и в частотной областях
4. Объяснять принцип использования детектора произведения при демодуляции BPSK и QPSK сигналов.
5. Объяснять QPSK сигнал по диаграмме созвездия с учетом фазовых задержек.

Предварительные условия

Вы должны выполнить лабораторные работы 1 и 2 и быть знакомыми с оборудованием, его применением и мерами предосторожности при работе с оборудованием.

Необходимые инструментальные средства и технологии

Платформа: NI ELVIS III

Измерительные приборы:

- Осциллограф в режиме измерений во временной области
- Осциллограф в режиме БПФ

✓ Доступ к приборам:

<https://measurementslive.ni.com>

✓ Руководство пользователя:

<http://www.ni.com/en-us/support/model.ni-elvis-iii.html>

✓ Учебные пособия:

https://www.youtube.com/playlist?list=PLvcPIuVaUMIWm8ziaSxv0gwtshBA2dh_M

Аппаратные средства:

плата EMONA Communications

Компоненты, используемые в этой лабораторной работе:

- 4 шнура с разъемами BNC - штекер "банана" 2 мм
- Проводники со штекерами 2 мм
- Наушники или микронаушники

✓ Руководство пользователя:

<http://www.ni.com/en-us/support/model.emona-communications-board-for-ni-elvis-iii.html>

Программное обеспечение:

LabVIEW версия: 18.0 и выше

Тулкиты и модули:

- LabVIEW Real-Time Module
- LabVIEW FPGA Module
- NI ELVIS III Toolkit

✓ Перед загрузкой и установкой

программного обеспечения обратитесь к преподавателю или лаборанту за информацией о лицензиях на программное обеспечение и об инфраструктуре вашей лаборатории.

✓ Загрузка и установка для

NI ELVIS III:

<http://www.ni.com/academic/download>

✓ Учебные пособия:

<http://www.ni.com/academic/students/learn-labview/>

Ожидаемые результаты

В этой лабораторной работе вы должны собрать для отчета:

- ✓ Результаты вычислений
- ✓ Результаты измерений
- ✓ Результаты наблюдений

Преподавателю, скорее всего, необходимо предъявить полный отчет о работе. Узнайте у вашего преподавателя, есть ли конкретные требования к отчету или шаблон для его оформления.

Часть 1: Квадратурная фазовая манипуляция (QPSK)

1.1 Предварительное обсуждение

Как следует из названия, *quadrature phase shift keying* (QPSK) – *квадратурная фазовая манипуляция* является модификацией *двоичной фазовой манипуляции* - *binary phase shift keying* (BPSK). Помните, что метод BPSK в основном похож на метод *двухполосной модуляции с подавлением несущей* – *double-sideband suppressed carrier* (DSBSC), а модулирующим сигналом BPSK является цифровое сообщение. Важно отметить, что при BPSK модуляции информация передается последовательно бит за битом. QPSK также является разновидностью DSBSC модуляции, однако здесь одновременно передаются по два бита в течение каждого интервала времени, без использования другой несущей частоты.

В связи с тем, что при QPSK биты передаются парами, может возникнуть иллюзия, что скорость передачи в два раза выше, чем при BPSK. На самом деле, преобразование последовательности одиночных бит в последовательность сдвоенных бит обязательно снижает скорость передачи в два раза, что не позволяет получить выигрыш в скорости.

Тогда зачем этот метод модуляции нужен? Его существенное достоинство заключается в том, что при снижении в два раза скорости передачи сигналов метод QPSK позволяет занимать в два раз меньший участок радиочастотного спектра, чем BPSK сигнал. Это дает возможность увеличить количество абонентов в канале связи.

На рисунке 1 приведена блок-схема математической модели QPSK модулятора.

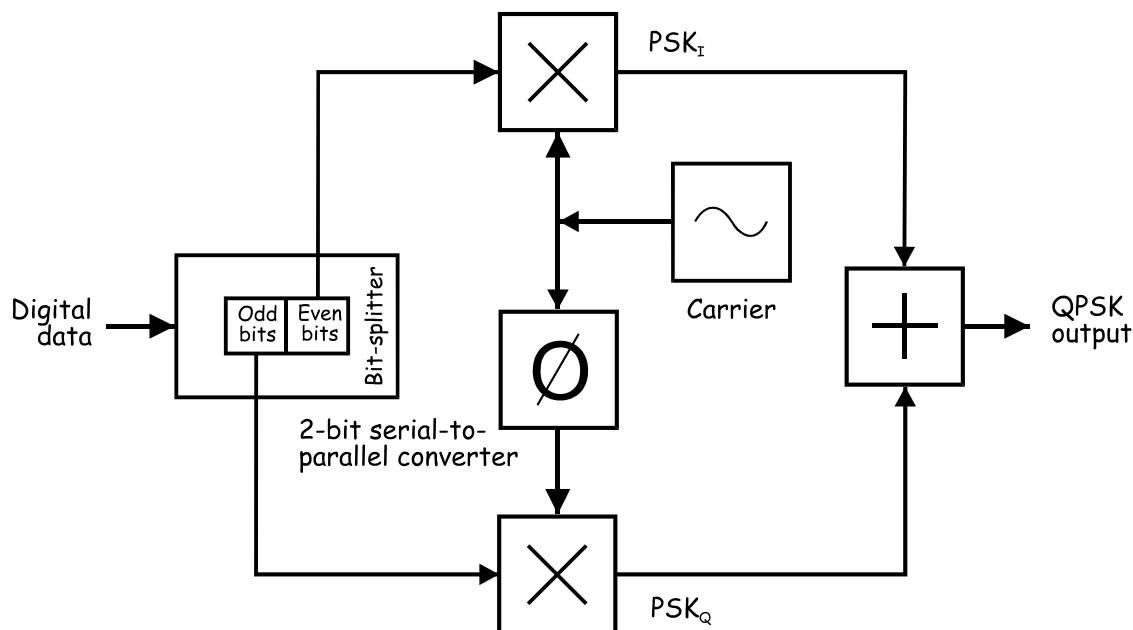


Рисунок 1: Блок-схема QPSK модуляции

Digital data – цифровые данные, Odd bits – нечетные биты, Even bits – четные биты, bit-splitter – расщепитель бит, 2-bit serial-to-parallel converter – 2-битный преобразователь последовательного кода в параллельный, PSK (phase shift keying) – фазовая манипуляция, Carrier – несущая, QPSK output – выход QPSK сигнала

На входе модулятора четные биты (с номерами 0, 2, 4 и т.д.) вырезаются с помощью "расщепителя бит" из потока данных и умножаются на несущую, формируя BPSK сигнал, называемый PSK_I . В то же время, нечетные биты (с номерами 1, 3, 5 и т.д.) также вырезаются из потока данных и умножаются на ту же несущую, сдвинутой на 90° , формируя второй BPSK сигнал, называемый PSK_Q . В этом и заключается "секрет" QPSK модуляции.

Разделение битов на четные и нечетные является чем-то условным, однако оно полезно для наших целей, позволяя отслеживать каждый из битовых потоков.

Перед передачей QPSK сигнала два BPSK сигнала просто складываются и, поскольку они имеют одну и ту же несущую частоту, эти сигналы занимают один и тот же участок спектра. Хотя кажется, что два набора бит безвозвратно перемешены, сдвиг фаз несущих на 90° позволяет разделить сигналы в приемнике с помощью фазового дискриминатора, о котором шла речь в лабораторной работе 7.

На рисунке 2 приведена блок-схема математической модели QPSK демодулятора.

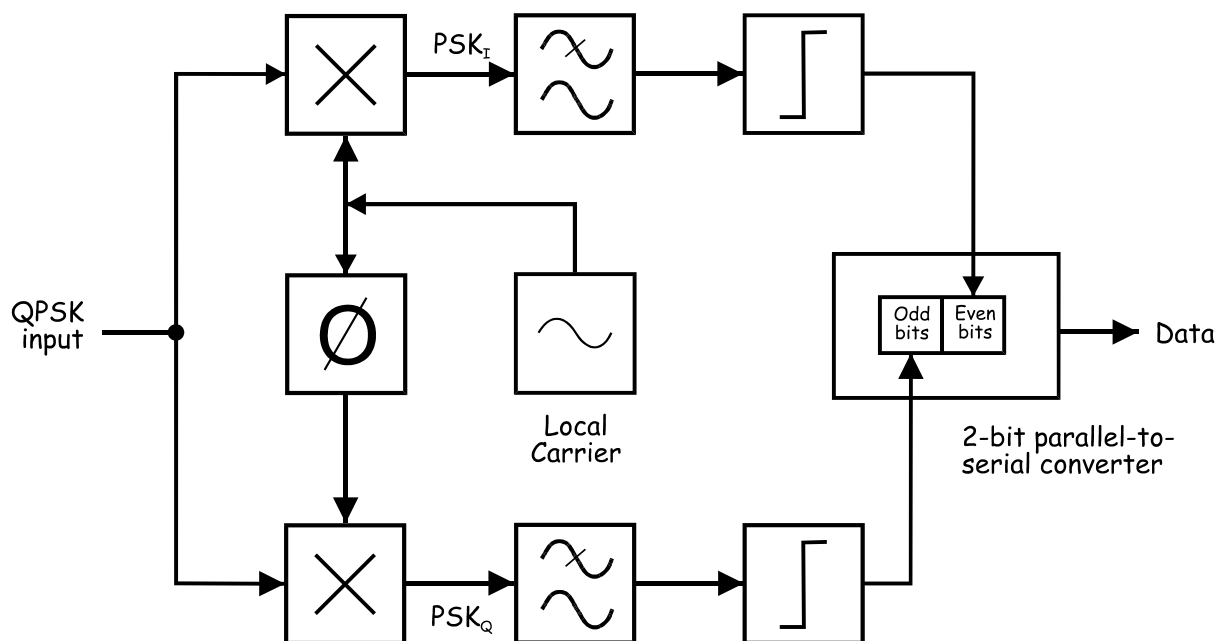


Рисунок 2: Блок-схема полной QPSK демодуляции

QPSK input – вход QPSK сигнала, PSK (phase shift keying) – фазовая манипуляция, Local Carrier – локальная несущая, Odd bits – нечетные биты, Even bits – четные биты, 2-bit parallel-to-serial converter – 2-битный параллельно-последовательный преобразователь, Data - данные

Обратите внимание, что демодуляция двух BPSK сигналов выполняется одновременно двумя детекторами на основе умножителей, позволяя восстановить пары бит исходных данных. Последовательности бит с помощью компаратора очищаются от искажений, и собираются в исходную последовательность 2-разрядным преобразователем параллельного кода в последовательный.

Чтобы понять, каким образом каждый детектор выделяет только один BPSK сигнал, а не оба вместе, вспомните, что детектирование DSBSC сигналов обладает “чувствительностью” к фазовому сдвигу. Таким образом, прием сообщения будет оптимальным только в том случае, если несущие передатчика и приемника будут совпадать по фазе. При рассогласовании фаз восстановленный сигнал ослабляется, а при ошибке фаз равной 90° амплитуда восстановленного сигнала становится равной нулю. Другими словами, сообщение полностью подавляется (этот вопрос рассматривается в части 3 настоящей лабораторной работы)

QPSK демодулятор данное обстоятельство превращает в преимущество. Обратите внимание, что на рисунке 2 для одного из детекторов произведения используется локальная несущая, фаза которой совпадает с фазой несущей передатчика, а для второго детектора несущая автоматически сдвигается на 90° . В этом случае один детектор восстанавливает данные из одного BPSK сигнала, одновременно подавляя другой BPSK сигнал, а второй детектор восстанавливает второй BPSK сигнал, подавляя первый BPSK сигнал.

1.2 Генерация QPSK сигнала

В этом эксперименте вам предстоит сгенерировать QPSK сигнал, реализовав его математическую модель на плате EMONA Communications, и пронаблюдать этот сигнал на экране осциллографа. Затем нужно будет исследовать, как разделяются фазы с помощью фазового дискриминатора, выполненного на основе детектора произведения, и как один BPSK сигнал отделяется от другого.

Время выполнения работы – около 1 часа.

Включение питания ELVIS III платы EMONA Communications

1. Убедитесь, что кнопка *Board Power* включения питания платы в левом верхнем углу NI ELVIS III находится в состоянии OFF (не светится).
2. Аккуратно вставьте плату EMONA Communications в слот станции NI ELVIS III, убедившись, что она полностью зафиксирована спереди и сзади.
3. Убедитесь в том, что станция NI ELVIS III подключена к компьютеру с помощью USB кабеля, и компьютер включен.
4. Включите питание платы, нажав один раз на кнопку *Board Power*, и убедитесь в том, что она светится. Светодиоды на плате EMONA Communications также должны светиться. Если они не светятся, немедленно выключите питание платы и проверьте, правильно ли она вставлена и подключена.
5. Откройте в вашем браузере утилиту Instrument Launcher (утилита запуска измерительных приборов) и запустите осциллограф.
6. Настройте осциллограф в соответствии с таблицей конфигурации, приведенной ниже.

Конфигурация осциллографа

Channels (Каналы)	CH1: Volts per division: 2V CH2: Volts per division: 2V (Масштаб по оси напряжения CH1 и CH2 : 2 В)
Horizontal & Acquisition (Масштаб по оси времени и измерения)	Time per division: 2ms (Масштаб по оси времени: 2 мс)
Trigger (Запуск)	Digital edge, Source: TRIG, Slope: Rising (Цифровой фронт, Источник: TRIG, Нарастающий)

7. Соберите схему, изображенную на рисунке 3. Убедитесь в том, что микропереключатель, который находится под модулем EX-OR GATE установлен в положение *P2S*. Данная настройка переводит модуль PARALLEL SERIAL/MUX в режим преобразования параллельного кода в последовательный (Parallel-to-Serial).

Примечание: Вставьте черные штекеры кабеля осциллографа в гнездо заземления (GND).

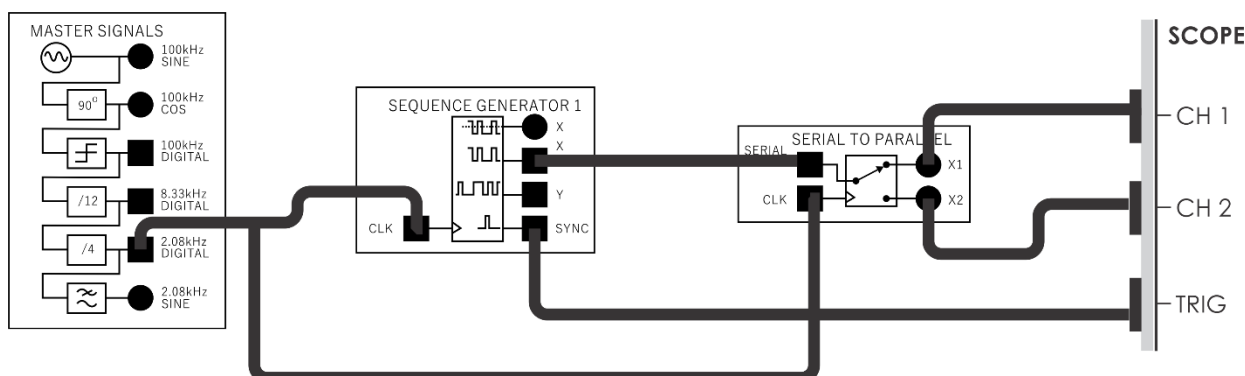


Рисунок 3: Схема соединений для расщепления битов данных

Схема соединений на рисунке 3 может быть представлена блок-схемой, приведенной на рисунке Рисунок 5. Для моделирования цифровых данных используется модуль генератора последовательностей Sequence Generator 1 при скорости передачи символов 2,08 кбит/с, поскольку для тактирования используется сигнал с выхода 2.08 kHz Digital модуля генератора опорных сигналов Master Signals. 2-разрядный последовательно-параллельный преобразователь (модуль Serial-to-Parallel Converter) расщепляет поток данных с выхода X модуля Sequence Generator 1 на поток четных бит и поток нечетных бит, скорость передачи каждой из которых равна половине скорости формирования входной последовательности.

8. Активируйте каналы осциллографа CH 1 и CH 2, чтобы наблюдать сигналы на выходах X1 и X2 модуля Serial-to-Parallel Converter.
9. Остановите осциллограф и сравните сигналы. Вы должны увидеть два цифровых сигнала с выходов модуля the Serial-to-Parallel Converter, которые отличаются друг от друга.

Дополнительное задание: Определите скорость передачи символов на выходе X1 модуля Serial-to-Parallel Converter. Для этого с помощью вертикальных курсоров измерьте период следования битов, наблюдаемых в обоих каналах осциллографа. За подсказкой обратитесь к рисунку 4.

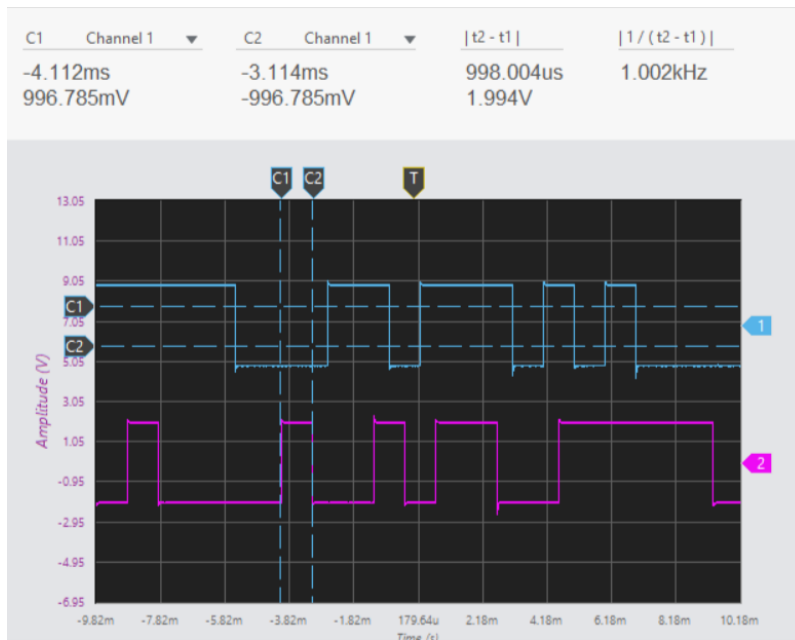


Рисунок 4: Измерение скорости передачи бит BPSK сигнала с помощью курсоров на экране осциллографа

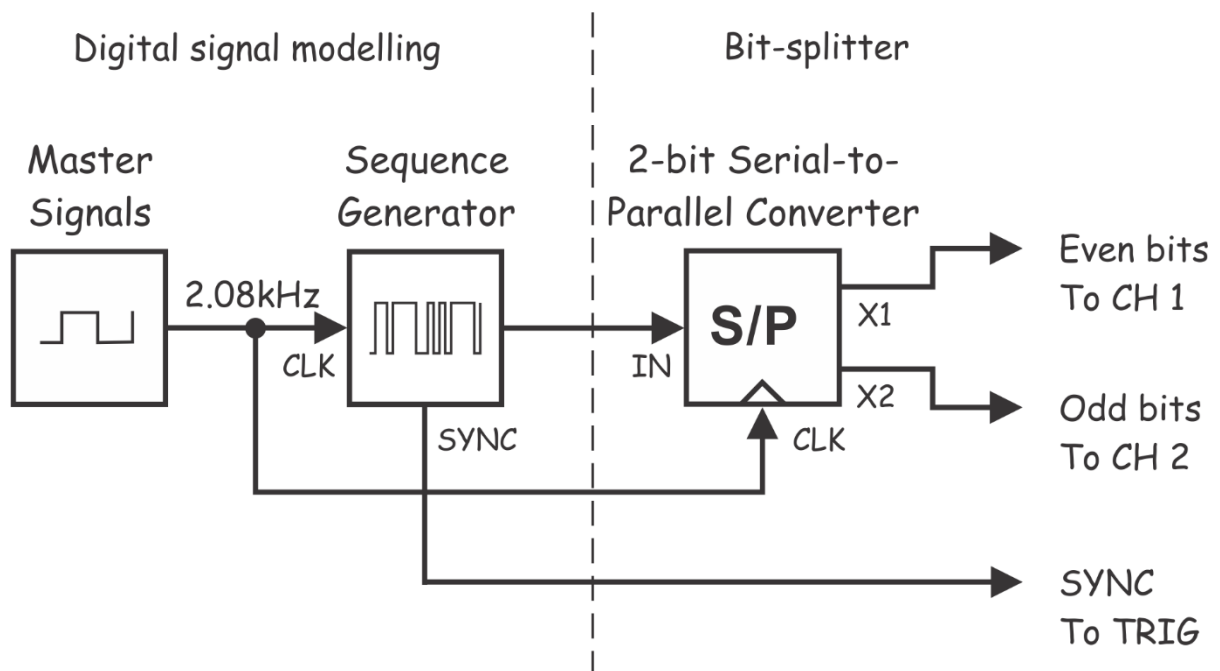


Рисунок 5: Блок-схема расщепления бит

Digital signal modelling – моделирование цифрового сигнала:

Master Signals – генератор опорных сигналов, 2.08 kHz – тактовые импульсы 2,08 кГц, CLK – вход тактовых импульсов, Sequence Generator – генератор последовательности, SYNC – выход синхросигнала

Bit-splitter – расщепитель битов:

2-bit serial-to-parallel converter – 2-битный последовательно-параллельный преобразователь, IN – вход, Even bits To CH 1 – четные биты на канал 1, Odd bits To CH 2 – нечетные биты на канал 2, SYNC To TRIG – синхросигнал на вход запуска

1-1 Каково соотношение между скоростью передачи бит с выхода последовательно-параллельного преобразователя Serial-to-Parallel Converter и скоростью передачи бит с выхода X генератора последовательностей Sequence Generator 1?

Совет: Если вы затрудняетесь с ответом, почитайте раздел предварительного обсуждения темы.

10. Внесите изменения в собранную схему, как показано на рисунке Рисунок 6 .

Напоминание: Пунктирными линиями обозначены уже выполненные соединения.

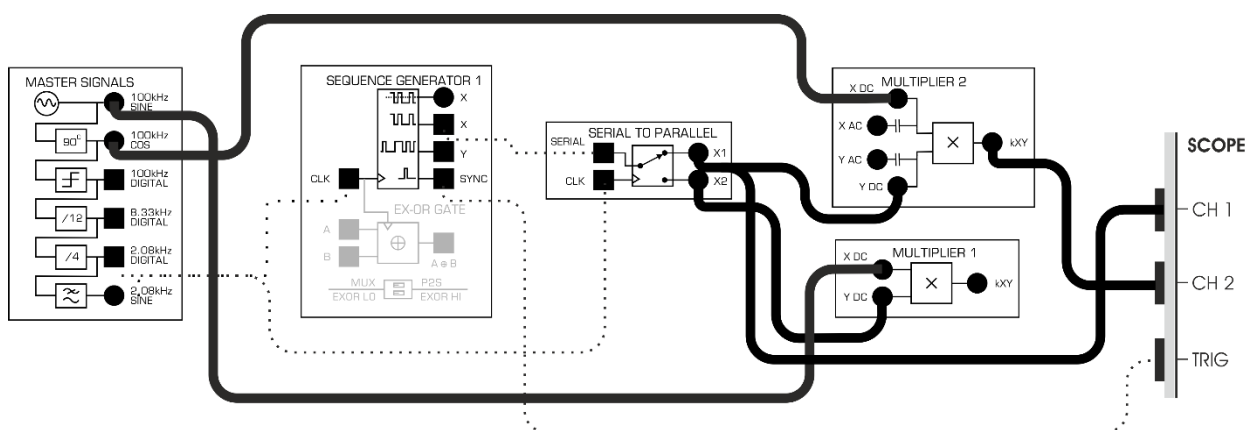


Рисунок 6: Схема соединений для генерации двух BPSK сигналов при исследовании PSK₁ сигнала

Все узлы схемы, приведенной на рисунке 6 кроме блоков моделирования цифровых данных, могут быть представлены блок-схемой, показанной на рисунке 7. Обратите внимание, что оба выхода расщепителя бит подключены к разным умножителям. На вторые входы умножителей поданы синусоидальные сигналы частотой 100 кГц, сдвинутые друг относительно друга по фазе на 90°, это необходимо для формирования QPSK сигнала.

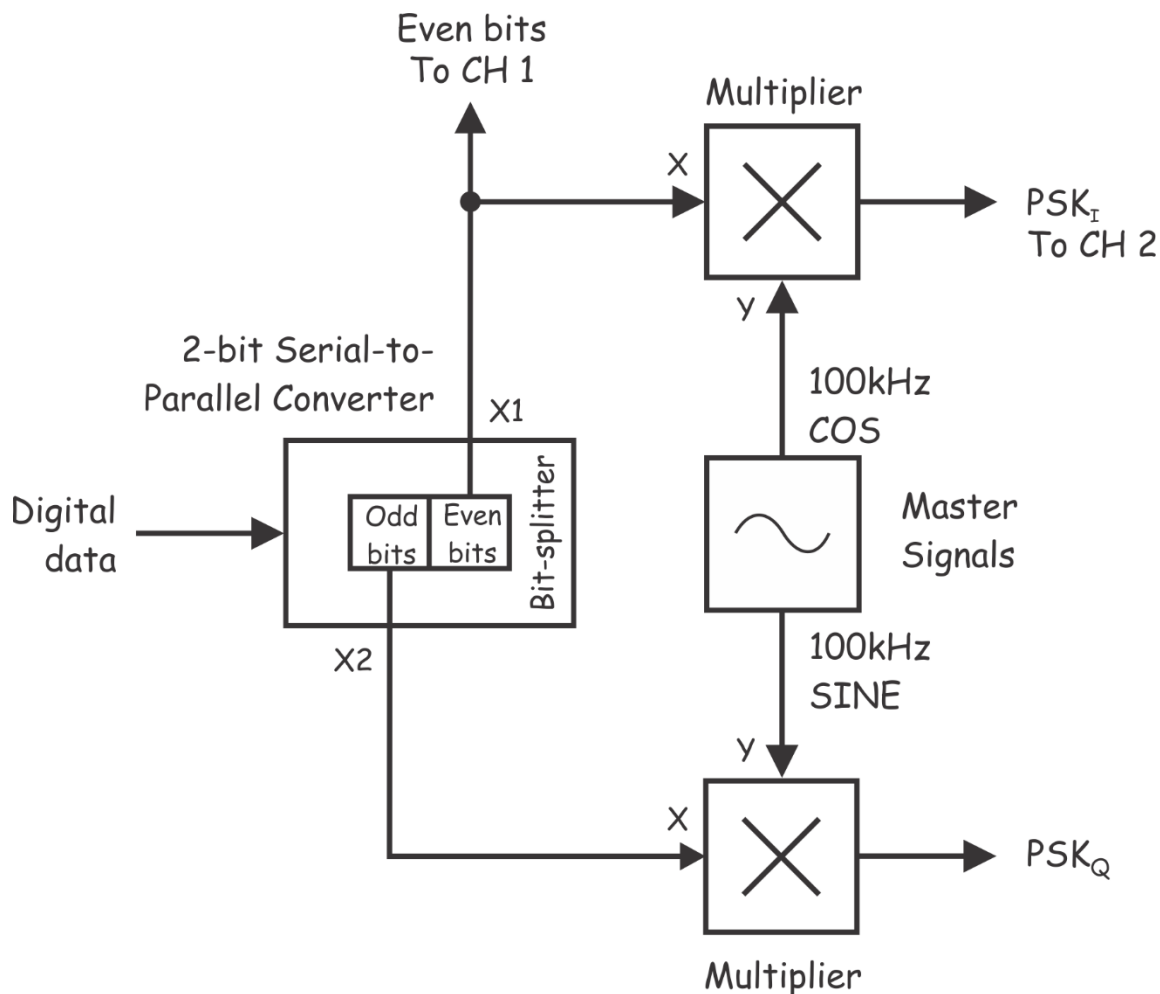


Рисунок 7: Блок-схема генерации двух BPSK сигналов при исследовании PSK_I сигнала

Digital data – цифровые данные, 2-bit serial-to-parallel converter – 2-битный последовательно-параллельный преобразователь, Odd bits – нечетные биты, Even bits – четные биты, Even bits To CH 1 – четные биты к каналу 1, Bit-splitter – разделитель битов, Multiplier – умножитель, 100 kHz SINE и 100 kHz COS – синусоида и косинусоида 100 кГц, Master Signals – генератор опорных сигналов, PSK (phase shift keying) – фазовая манипуляция, PSK_I To CH 2 – сигнал PSK_I к каналу 2.

11. Установите масштаб по оси времени *200 мкс/дел.*
12. Сопоставьте четные биты с выходным сигналом умножителя PSK_I.
13. Установите масштаб по оси времени – *50 мкс/дел.*
14. Рассмотрите внимательно сигнал PSK_I, как он изменяется в точках перехода в потоке четных бит.

1-2 На каком основании можно предположить, что на выходе умножителя (PSK_I) – BPSK сигнал?

15. Подключите осциллограф так, как показано на рисунке Рисунок 8.

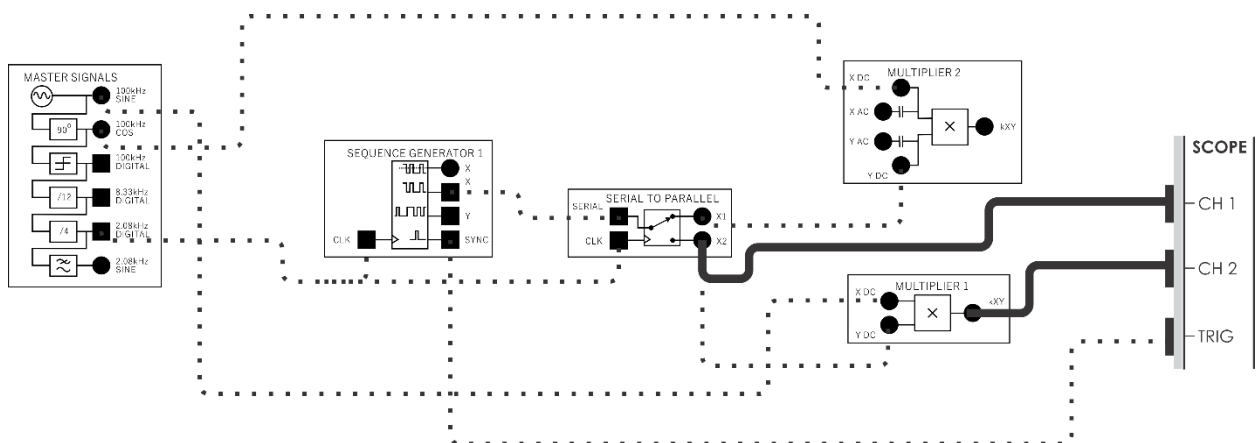


Рисунок 8: Схема соединений для генерации BPSK сигнала при исследовании PSK_Q сигнала

Изменение подключения осциллографа учтено в блок-схеме, приведенной на рисунке Рисунок 9.

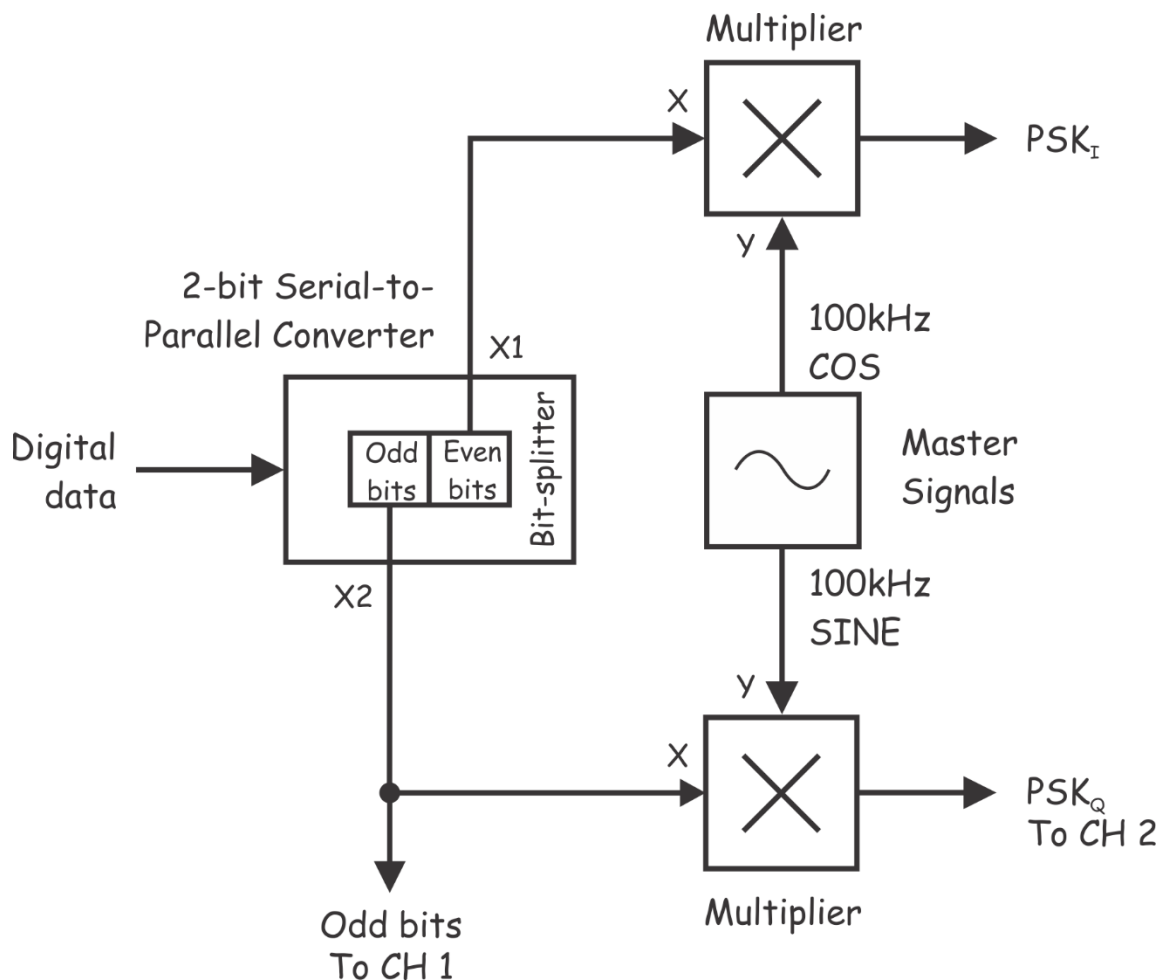


Рисунок 9: Блок-схема генерации BPSK сигнала при исследовании PSK_Q сигнала

Digital data – цифровые данные, 2-bit serial-to-parallel converter – 2-битный последовательно-параллельный преобразователь, Odd bits – нечетные биты, Even bits – четные биты, Odd bits To CH. 1 – нечетные биты к каналу 1, Bit-splitter – разделитель битов, Multiplier – умножитель, 100 kHz SINE и 100 kHz COS – синусоида и косинусоида 100 кГц, Master Signals – генератор опорных сигналов, PS (phase shift keying) – фазовая манипуляция, PSK_Q To CH 2 – сигнал PSK_Q к каналу 2.

16. Установите масштаб по оси времени *200 мкс/дел.*
17. Сравните нечетные биты в потоке данных с сигналом на выходе умножителя (PSK_Q).
18. Установите масштаб по оси времени *50 мкс/дел.*
19. Рассмотрите внимательно сигнал PSK_Q, как он изменяется в потоке нечетных битов в точках перехода.

1-3 Какого типа сигнал формируется на выходе умножителя Multiplier 1?

20. Снова установите масштаб по оси времени 100 мкс/дел.

21. Внесите изменения в схему, как показано на рисунке Рисунок 10.

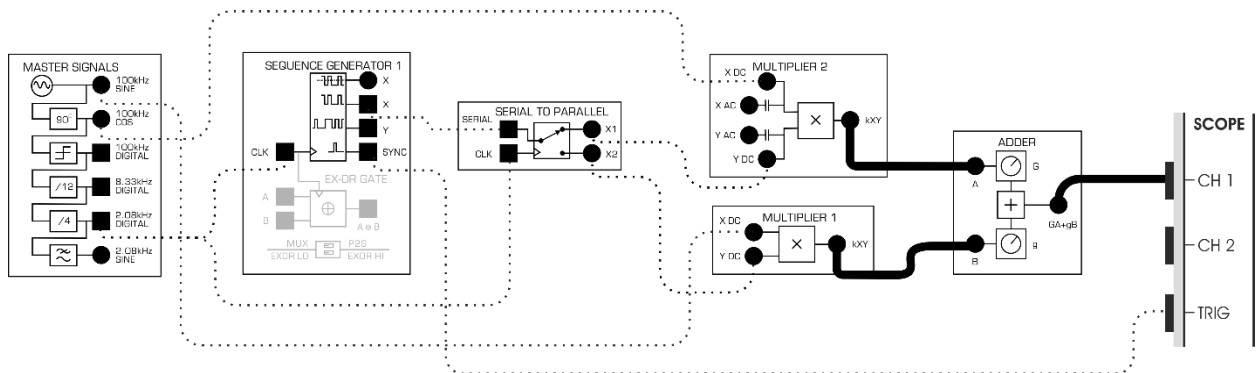


Рисунок 10: Схема соединений для сложения двух BPSK каналов

Эту схему можно представить блок-схемой, приведенной на рисунке Рисунок 11. Сложение сигналов PSK_I и PSK_Q осуществляет модуль Adder (Сумматор), и, тем самым, превращает схему в полноценный QPSK модулятор. Несколько последующих шагов выполняются для балансировки коэффициентов усиления модуля Adder, чтобы обеспечить одинаковый вклад составляющих PSK_I и PSK_Q в QPSK сигнал.

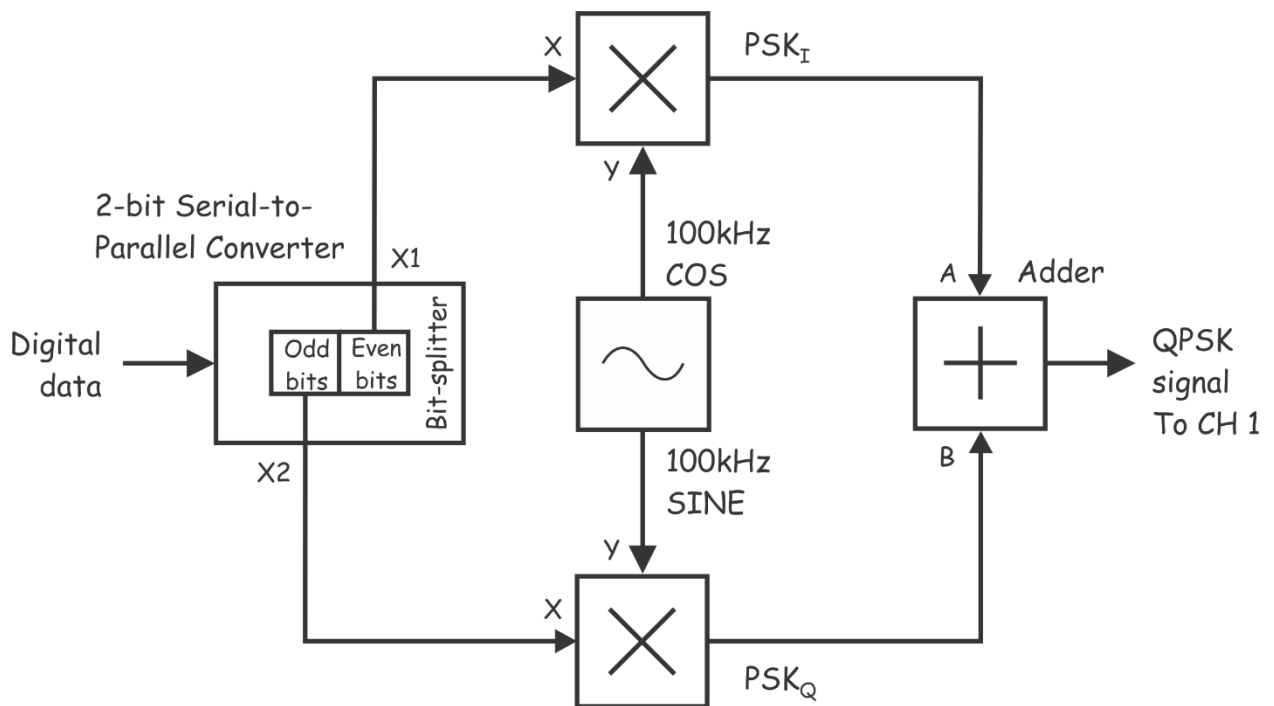


Рисунок 11: Блок-схема генерации QPSK сигнала

Digital data – цифровые данные, 2-bit serial-to-parallel converter – 2-битный последовательно-параллельный преобразователь, Odd bits – нечетные биты, Even bits – четные биты, Bit-splitter – разделитель битов, PSK (phase shift keying) – фазовая манипуляция, 100 kHz SINE и 100 kHz COS – синусоида и косинусоида 100 кГц, Adder – сумматор, QPSK signal To CH 1 – QPSK сигнал к каналу 1

22. Отсоедините проводник от входа A сумматора.

Примечание: при этом из выходного сигнала сумматора убирается составляющая BPSK_I.

23. Подстройкой регулятора *g* модуля Adder добейтесь, чтобы размах сигнала, наблюдаемого в канале CH 1 осциллографа, стал равным 4 В.

24. Подключите отсоединенный проводник ко входу A сумматора.

25. Теперь отсоедините проводник от входа B сумматора.

Примечание: при этом из выходного сигнала сумматора убирается составляющая BPSK_Q.

26. Подстройкой регулятора *G* модуля Adder добейтесь, чтобы размах сигнала, наблюдаемого в канале CH 1 осциллографа, стал равным 4 В.

27. Подключите отсоединенный проводник ко входу B сумматора.

1-4 Какой метод модуляции реализован в сигнале, формируемом на выходе сумматора?

QPSK и OQPSK: в чем различие?

Обычно QPSK сигнал генерируется из одного потока данных, который разделяется на два потока. В данном эксперименте параллельные потоки данных на выходе последовательно-параллельного преобразователя формируются из битов, отстоящих друг от друга на период тактовых импульсов. Следовательно, на самом деле мы исследовали разновидность QPSK модуляции – *Offset QPSK (OQPSK) – квадратурную фазовую манипуляцию со сдвигом.*

Часть 2: Анализ спектра QPSK сигнала

Одним из преимуществ QPSK модуляции по сравнению с BPSK является более высокая скорость передачи данных при той же занимаемой полосе частот. В следующей части эксперимента вы сможете в этом убедиться с помощью осциллографа в режиме FFT.

1. Настройте осциллограф в соответствии с таблицей ниже:

Конфигурация осциллографа

Channels (Каналы)	CH1: Volts per division: 2V (Масштаб по оси напряжения: 2 В)
Horizontal & Acquisition (Масштаб по оси времени)	Time per division: 5ms (Масштаб по оси времени: 5 мс)
Trigger (Запуск)	Digital edge, Source: TRIG, Slope: Rising (Цифровой фронт, Источник: TRIG, нарастающий)
Additional Channels (Дополнительные каналы)	FFT: Enabled, Window: Hamming, Source: Channel 1 (FFT: включено, окно Хэмминга, Источник: канал 1)

2. Установите в канале FFT осциллографа значение параметра *Stop Frequency* (Конечная частота) равным 105 кГц, а значение параметра *Start Frequency* (Начальная частота) равным 95 кГц. Такие настройки позволят вам подробно проанализировать спектр в полосе обзора от 95 кГц до 105 кГц.
3. Запишите значение ширины главного лепестка с центральной частотой 100 кГц, которая как раз является шириной спектра QPSK сигнала.

2-1 Чему равна ширина главного лепестка с центральной частотой 100 кГц для данного **QPSK** сигнала?

4. Отсоедините кабель канала CH1 осциллографа от выхода модуля Adder и присоедините его ко входу *kXY* модуля Multiplier 2.

Примечание: Теперь вы исследуете BPSK₁ сигнал.

5. Запишите ширину главного лепестка с центральной частотой 100 кГц, которая соответствует ширине спектра BPSK сигнала.

2-2 Чему равна ширина главного лепестка с центральной частотой 100 кГц для данного **BPSK** сигнала?

2-3 Чему равно отношение ширины главного лепестка к скорости передачи данных для рассматриваемого **BPSK** сигнала?

2-4 Чему равно отношение ширины главного лепестка к скорости передачи данных для рассматриваемого **QPSK** сигнала?

Часть 3: Извлечение одного из BPSK сигналов из QPSK сигнала методом фазовой дискриминации

Интересно продемонстрировать, как методом фазовой дискриминации, используемой в QPSK демодуляторе, извлечь один из двух BPSK сигналов, из которых состоит QPSK сигнал. В этой части эксперимента именно это и предлагается выполнить.

1. Найдите модуль Phase Shifter (фазовращатель) на плате Emona Communication и установите регулятор фазового сдвига приблизительно в среднее положение.
2. Найдите на плате Emona Communication модуль Amplifier & Headphone Output (усилитель с выходом для наушников) и поверните регулятор коэффициента усиления *GAIN* против часовой стрелки до упора.
3. Найдите на плате Emona Communication модуль RRC FILTER 3 (RRC фильтр 3) и поверните регулятор *GAIN* против часовой стрелки до упора. Поверните регулятор *TUNE* по часовой стрелке до упора.
4. Внесите изменения в схему согласно рисунку Рисунок 12.

Примечание: Чтобы не запутаться, рекомендуется помечать каждое соединение при его добавлении.

5. Подключите канал осциллографа CH 1 к выходу модуля Amplifier & Headphone Output и наблюдайте в окне Measurements значение размаха напряжения на индикаторе *Volts Peak – Peak*. Поверните регулятор *GAIN* модуля Amplifier & Headphone Output в такое положение, чтобы индикатор *Volts Peak – Peak* показывал значение около 6 В.

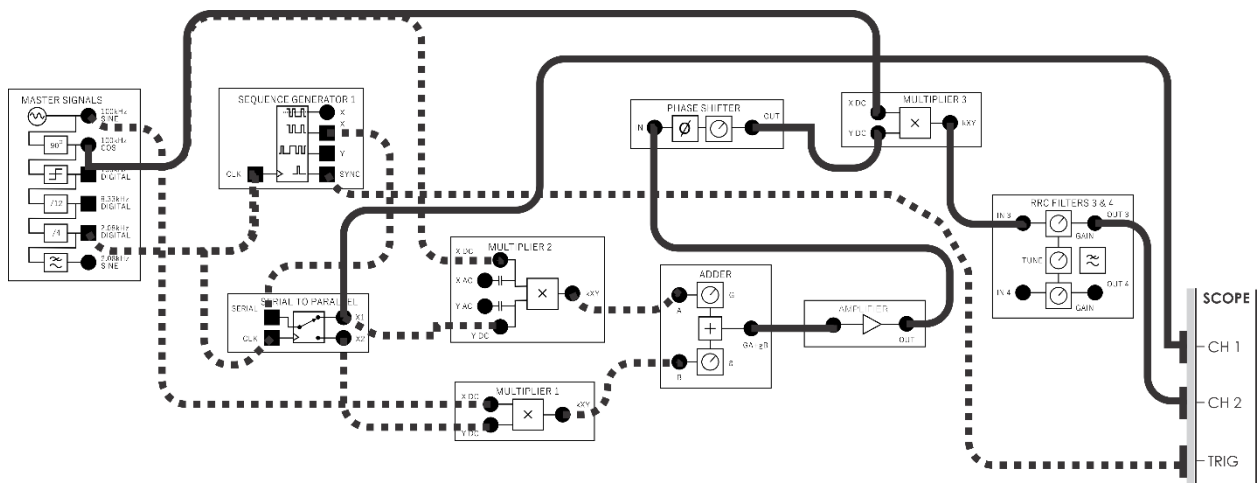


Рисунок 12: Схема соединений для демодулятора в канале PSK_I

Схема, приведенная на рисунке 12, может быть представлена блок-схемой, представленной на рисунке 13. Если вы сравните ее с блок-схемой, приведенной на рисунке 2 (в разделе *Предварительное обсуждение*), то заметите, что здесь реализован детектор произведения, который состоит из умножителя (смесителя) и фильтра нижних частот. Эти блоки являются основными узлами одного из плеч QPSK демодулятора (I или Q). Как правило, на приемной стороне генерируется пара синхронизированных локальных несущих, которые "заимствованы" у модулятора, что обязательно требуется для QPSK демодуляции.

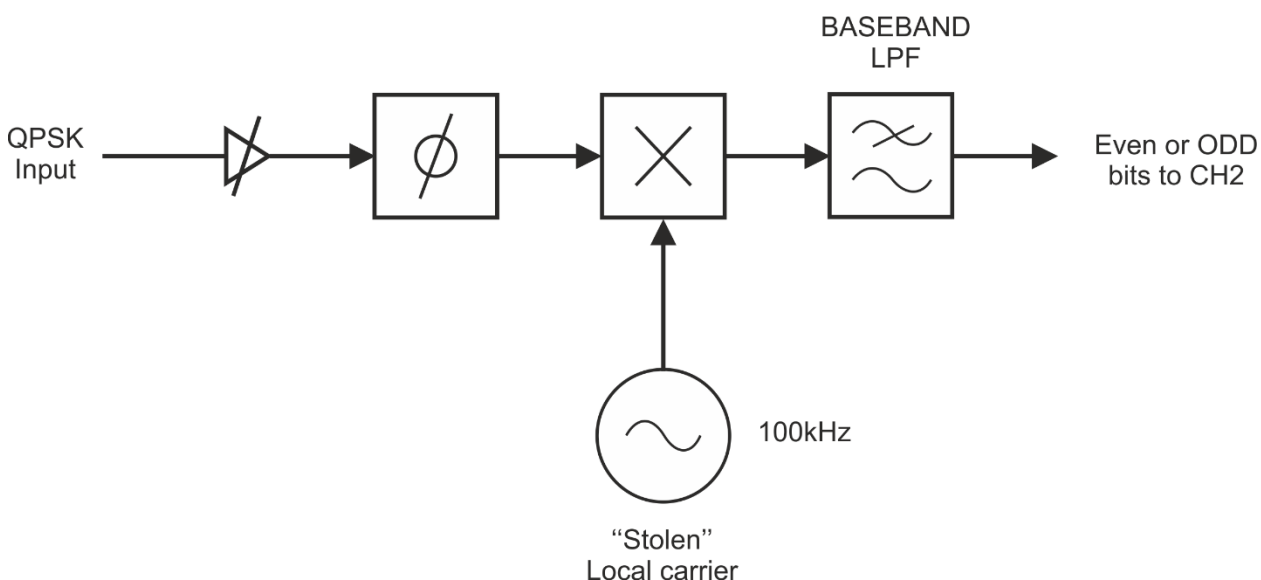


Рисунок 13: Блок-схема демодуляции для одного из BPSK каналов

QPSK Input – Входной QPSK сигнал, "Stolen" Local Carrier – "Заимствованная" локальная несущая, BASEBAND LPF – ФНЧ после преобразования частоты, Even or ODD bits to CH2 – Четные или нечетные биты к каналу CH2

6. Соедините канал осциллографа CH 1 с выходом X1 модуля Serial-to-Parallel Converter, а канал CH 2 с выходом модуля RRC Filter 3.

В этой схеме модуль RRC Filter 3 используется в качестве фильтра нижних частот (ФНЧ), который требуется для реализации детектора произведения. Когда регулятор *FREQ* модуля RRC Filter 3 повернут до упора по часовой стрелке, частота среза ФНЧ составляет около 14 кГц, что достаточно для ослабления высокочастотных спектральных составляющих сигнала, которые появляются в результате перемножения (смешивания) сигнала с несущей 100 кГц. При этом как значительная часть гармоник модулирующего сигнала сохраняется.

Поскольку схема пока не "настроена", сигнал на выходе ФНЧ обычно состоит из двух квадратурных составляющих. Как правило, фаза локальных несущих изменяется (при этом фазовый сдвиг между ними поддерживается равным 90°), чтобы корректировать фазовую задержку в канале до тех пор, пока каждая отдельная квадратурная составляющая не окажется на выходе соответствующего ФНЧ. Поскольку в данном случае локальные несущие (и тактовый сигнал битовой синхронизации) были заимствованы у QPSK модулятора, эта регулировка моделируется изменением фазовой задержки в канале.

Модули Phase Shifter (Фазовращатель) и Amplifier (Усилитель) используются для реализации регулируемой фазовой задержки в канале. Модуль Amplifier вносит фазовый сдвиг 180° , а у модуля Phase Shifter можно настроить фазовый сдвиг до 150° .

7. Сравните четные биты данных на выходе X1 модуля Serial-to-Parallel Converter с демодулированными данными на выходе модуля RRC Filter 3.
8. Вращая вправо-влево регулятор подстройки фазового сдвига *Phase Adjust*, наблюдайте изменения в демодулированном сигнале.

3-1 Почему у восстановленного сигнала 3 или 4 уровня напряжения вместо ожидаемых для цифрового сигнала 2-х уровней?

В следующей части данного эксперимента мы добавим компаратор, чтобы очистить выходной сигнал модуля RRC FILTER 3, и сформировать цифровой сигнал.

9. Измените схему, как показано на рисунке Рисунок 14.

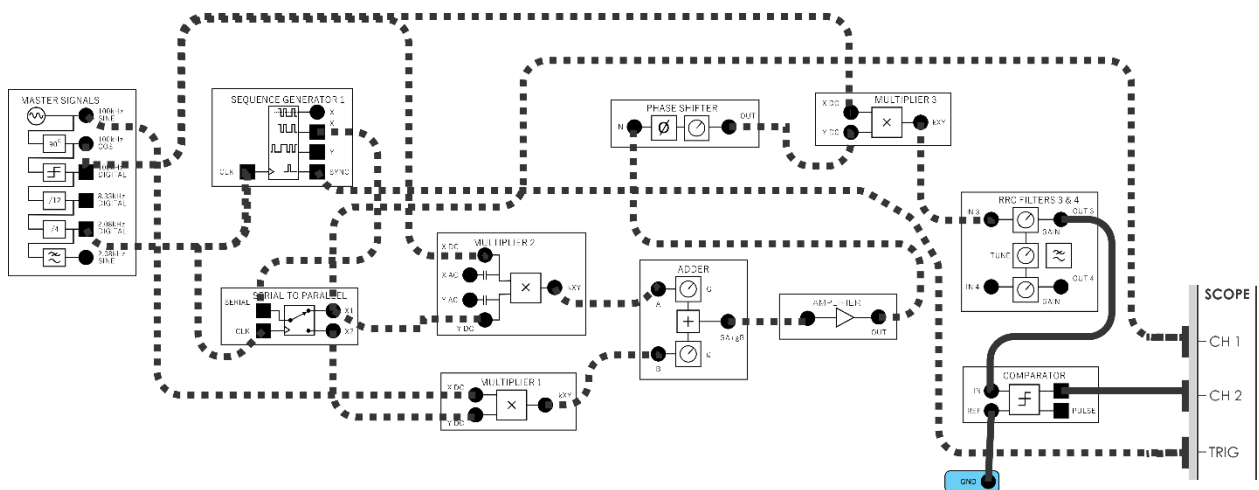


Рисунок 14: Схема соединений для демодуляции одного из BPSK каналов и очистки сигнала с помощью компаратора

Добавление модуля Comparator (Компаратор) может быть представлено с помощью блок-схемы на рисунке 15. Если сравнить эту блок-схему с изображенной на рисунке 2 (*Предварительное обсуждение*), вы заметите, что внесенное изменение полностью реализует одно плечо QPSK демодулятора.

10. Поверните регулятор модуля Phase Shifter против часовой стрелки до упора.
11. Плавно подстраивайте регулятор модуля Phase Shifter до тех пор, пока четные биты не будут восстановлены без инверсии (фазовый сдвиг игнорируйте).

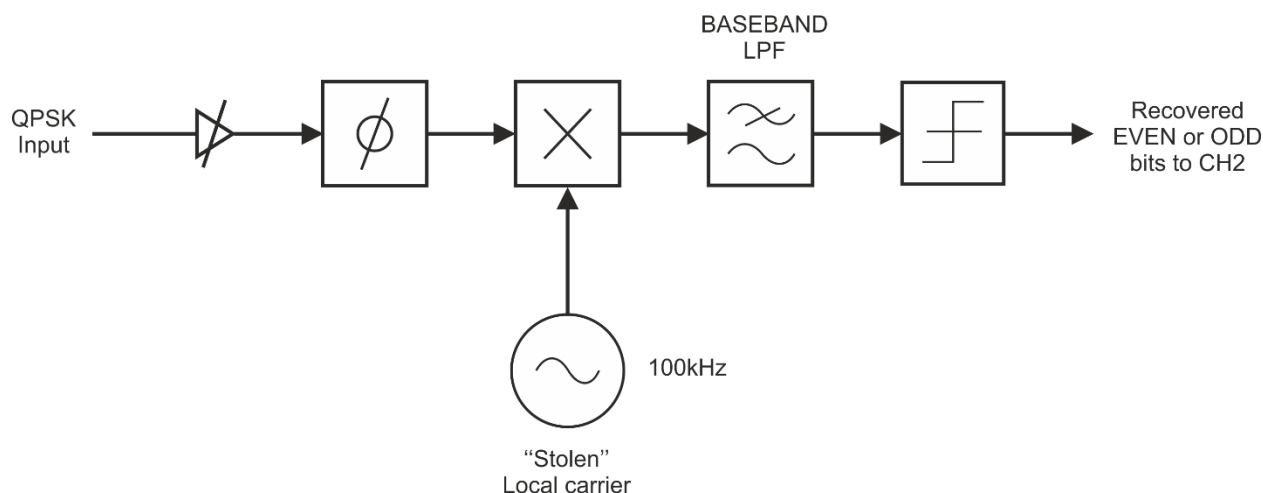


Рисунок 15: Блок-схема демодулятора одного из BPSK каналов компаратором для формирования цифрового сигнала

- Щелкните мышью по кнопке Single на лицевой панели осциллографа, чтобы приостановить вывод на экран осциллограммы и сравнить четные биты данных на выходе X1 модуля Serial-to-Parallel Converter (канал осциллографа CH1) с данными на выходе модуля Comparator (канал осциллографа CH2).

3-2 Чему равен фазовый сдвиг между локальной несущей и несущей, используемой для генерации сигналов PSK_I и PSK_Q ?

- Отключите вход канала CH1 осциллографа от выхода X1 модуля Serial-to-Parallel Converter и подключите его к выходу X2 для наблюдения нечетных битов.
- Щелкните мышью по кнопке Single на лицевой панели осциллографа, чтобы приостановить вывод на экран осциллограммы и сравнить нечетные биты данных с восстановленными данными на выходе компаратора. Они должны отличаться.
- На модуле Master Signals переключите проводник с выхода 100kHz SINE на выход 100kHz COS.

16. Щелкните мышью по кнопке Single на лицевой панели осциллографа, чтобы приостановить вывод на экран осциллограммы и увидеть, что восстановленные нечетные биты данных в канале CH2 осциллографа соответствуют нечетным битам данных на входе – канал CH1. Возможно, вам придется плавно подстраивать регулятор модуля Phase Shifter до тех пор, пока полярность нечетных битов данных не станет правильной (фазовый сдвиг игнорируйте).

3-3 Чему теперь равен фазовый сдвиг между локальной несущей и несущей, используемой для генерации сигналов PSK_I и PSK_Q ?

3-4 Почему рассматриваемый демодулятор является только половиной полноценного QPSK приемника?

17. На модуле Master Signals переключите кабель с выхода 100kHz SINE на выход 100kHz COS, чтобы вернуть их в исходное положение.

Часть 4: Полная QPSK демодуляция с демультимплексированием данных

Ранее вы собрали QPSK демодулятор и демодулировали один из двух BPSK сигналов, из которых состоит QPSK сигнал. Теперь вам предстоит собрать полный QPSK демодулятор, в котором сигналы в обоих каналах PSK_I и PSK_Q демодулируются с помощью фазовых дискриминаторов и затем объединяются с помощью 2-битового параллельно-последовательного преобразователя. На рисунке 16 приведена блок-схема реализации QPSK демодулятора, который вам нужно будет построить.

Примечание: В состав модуля 2-битового параллельно-последовательного преобразователя (Parallel-to-Serial) входят компараторы, и на его выходе может формироваться чистый цифровой сигнал. С учетом этого, отдельный компаратор, который использовался в предыдущем эксперименте, здесь не требуется.

1. Начните со схемы соединений, которую вы закончили собирать в предыдущем разделе, и отсоедините проводники, которые подключены к модулю Comparator. Взяв за основу получившуюся схему, выполните оставшиеся соединения так, как показано на рисунке 17.

Примечание: На каждый из входов $X1$ и $X2$ параллельно-последовательного преобразователя должно быть подано напряжение амплитудой 4 Вп-п. Теперь нужно будет сбалансировать входы вращающейся регуляторы *GAIN* модулей RRC FILTER 3 и RRC FILTER 4.

2. Соедините канал CH1 осциллографа со входом $X1$ параллельно-последовательного преобразователя. Установите масштаб по оси времени 20 мс/дел.
3. Измерьте размах напряжения в канале CH1, не останавливая осциллограф. Повернув вначале регулятор *GAIN* модуля RRC FILTER 3 против часовой стрелки до упора, плавно вращайте его по часовой стрелке, пока размах напряжения на экране осциллографа не станет примерно равным 4 Вп-п.
4. Теперь соедините канал CH1 осциллографа со входом $X2$ параллельно-последовательного преобразователя и измерьте размах напряжения, не останавливая осциллограф. Повернув вначале регулятор *GAIN* модуля RRC FILTER 4 против часовой стрелки до упора, плавно вращайте его по часовой стрелке, пока размах напряжения на экране осциллографа не станет примерно равным 4 Вп-п.

5. Соедините канал CH1 осциллографа с униполярным выходом Unipolar X модуля Sequence Generator 1, а канал CH2 – с выходом SERIAL параллельно-последовательного преобразователя.
6. Поверните регулятор балансировки ALIGN параллельно-последовательного преобразователя против часовой стрелки до упора.
7. Установите масштаб по оси времени 1 мс/дел. Сравните восстановленные биты (канал осциллографа CH2) с исходными битами (канал осциллографа CH1).

На первый взгляд, эти два сигнала кажутся разными, в то время как они должны быть одинаковыми. Можете ли вы разобраться с тем, что происходит? **Совет:** Разместите на экране две последовательности данных по вертикали так, чтобы одна оказалась над другой. Настройте масштаб по оси времени так, чтобы были видны последовательности данных разной длины.

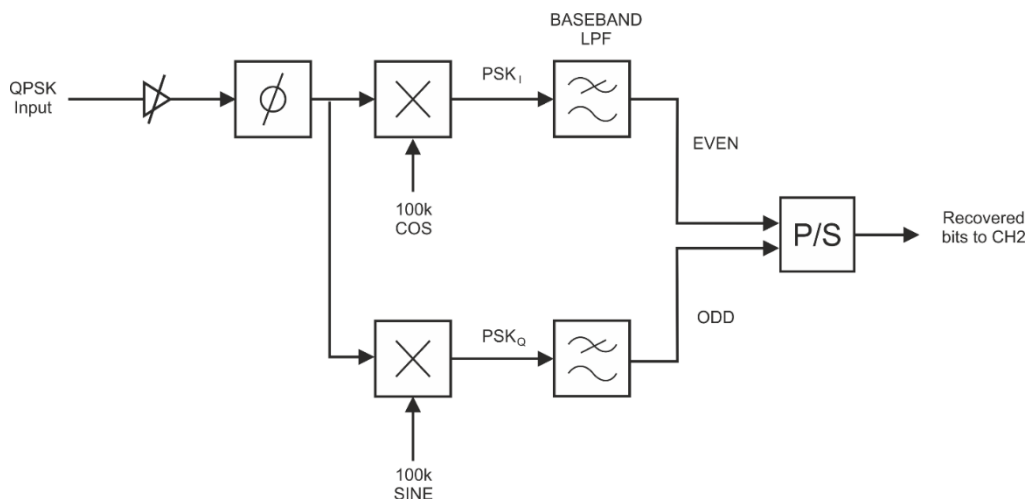


Рисунок 16 Полная блок-схема QPSK демодулятора

QPSK Input – входной QPSK сигнал, 100 kHz SINE и 100 kHz COS – синусоида и косинусоида 100 кГц, BASEBAND LPF – ФНЧ после преобразования частоты, EVEN – последовательность четных бит, ODD – последовательность нечетных бит, P/S - параллельно-последовательный преобразователь, Recovered bits to CH2 – восстановленные биты к каналу 2

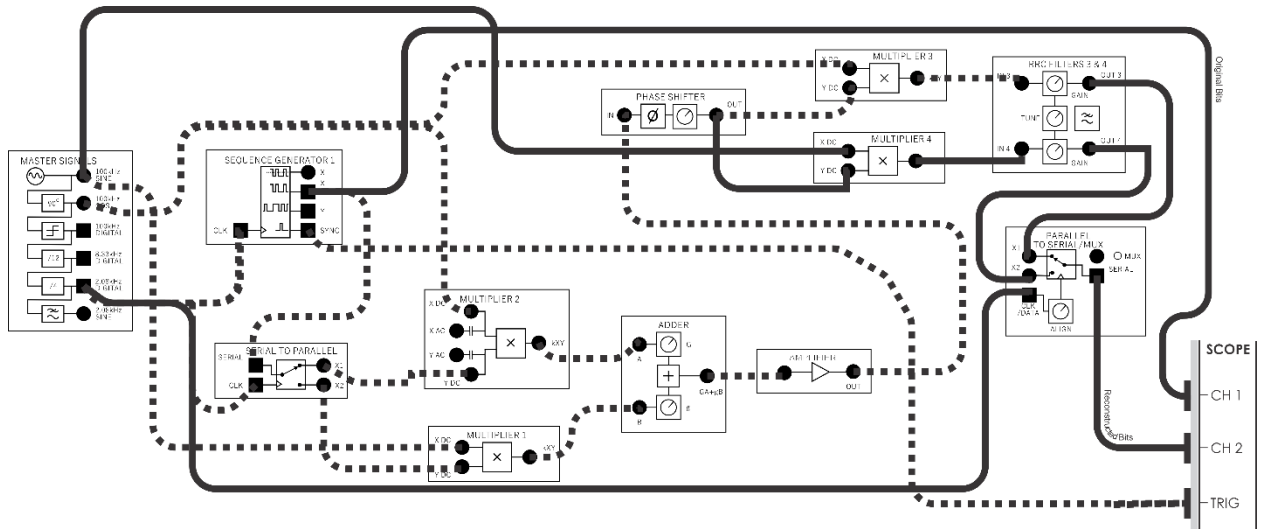


Рисунок 17: Схема соединений полного QPSK-демодулятора

4-1 Одинаковы ли переданные и восстановленные сигналы данных? Поясните ваш ответ.

Часть 5: Диаграммы созвездий восстановленных I/Q сигналов

Если посмотреть с другой стороны на восстановление последовательностей четных и нечетных битов, которые обычно называют I и Q сигналами, то мы одновременно наблюдаем оба этих сигнала за пределами двойной полосы пропускания ФНЧ, и когда фаза отрегулирована для корректного восстановления, мы видим, что у каждого из сигналов только два уровня.

При наблюдении этих двух сигналов в режиме осциллографа XY они отобразятся на экране в виде фигуры, похожей на прямоугольник, называемого "созвездием" или диаграммой созвездий. Созвездие состоит из четырех точек, каждая из которых относится к возможной комбинации двух сигналов и двух уровней: 2 сигнала * 2 уровня = 4 точки.

Если фаза настроена НЕПРАВИЛЬНО, то у каждого сигнала будет более двух уровней, и диаграмма созвездий окажется повернутой. Попробуйте изменять фазу и понять, почему из-за этого вращается диаграмма созвездий.

Теперь подумайте об уровнях постоянного напряжения, которые потребуются для формирования точек, несимметричных относительно осей X и Y, и сопоставьте их с I и Q сигналами.

На рисунке 18 "углы" или "точки" диаграммы созвездий соответствуют периодам, в течение которых I и Q сигналы соответствуют постоянному уровню напряжения. Если, например, напряжение обоих сигналов равно 2 В, то на звездной диаграмме образуется точка (+2 В, +2 В), и аналогично формируются другие 3 точки.

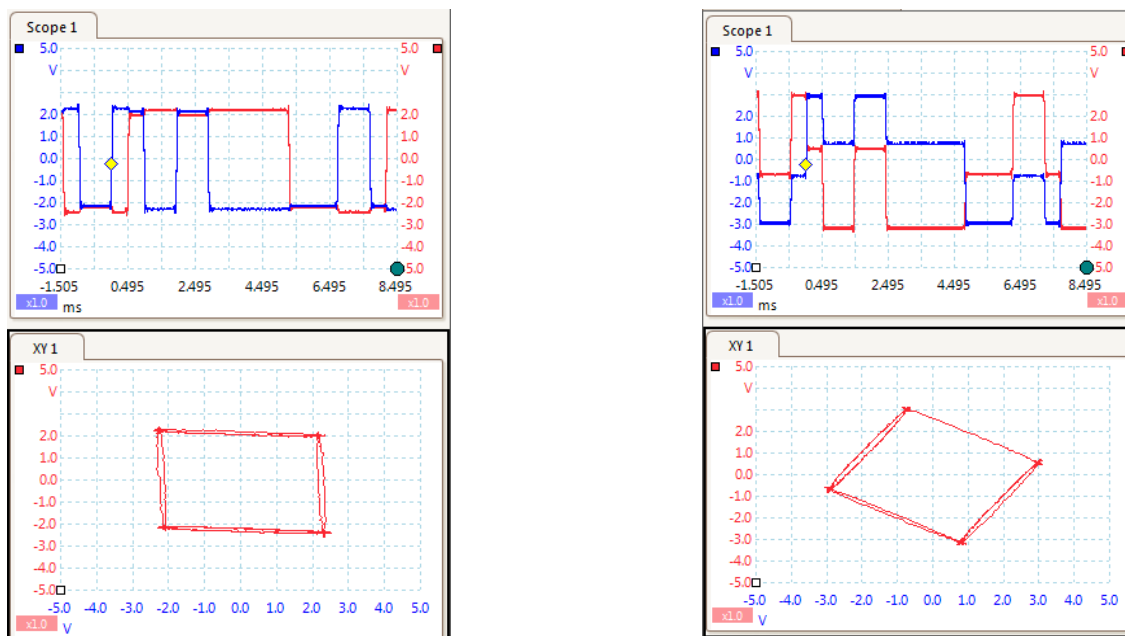


Рисунок 18: Пример диаграммы созвездий для нескольких значений фазы

Более удобным инструментом для наблюдения квадратурных сигналов является специализированный индикатор созвездий (Constellation viewer), который в режиме XY просто отображает сигналы на экране "с послесвечением" – в этом приборе несколько битовых периодов I/Q сигналов накладываются друг на друга.

1. Откройте прилагаемый к настоящему практикуму виртуальный прибор "ECB_EYE_BER_CONSTELLATION viewer" – файл "ECB_EYE_BER_CONSTELLATION viewer_LV2018". Вам необходимо "остановить" осциллограф станции ELVIS III, поскольку "ECB_EYE_BER_CONSTELLATION viewer" использует те же ресурсы, что и осциллограф. Убедитесь в том, что кабели осциллографа подключены согласно рисунку 5.

У рассматриваемого виртуального прибора две закладки:

- 1) EYE & BER (Глазковая диаграмма и битовая ошибка)
- 2) CONSTELLATION (Диаграмма созвездий)

1. Выберите закладку CONSTELLATION и соедините каналы CH1 и CH2 соответственно со входами X1 и X2 модуля PARALLEL to SERIAL. Если у вас запущен виртуальный прибор "ECB_EYE_BER_CONSTELLATION viewer", то вы можете наблюдать восстановленный сигнал как во временной области, так и в режиме просмотра диаграммы созвездий. Возможно, вы захотите увеличить полное время измерений Total Acquisition Time до 0, 01, чтобы захватить большее количество периодов сигнала. Кроме того, вы можете изменить значение элемента "max captures" на меньшее значение, равное 5, и в этом случае вам будет проще наблюдать изменения.

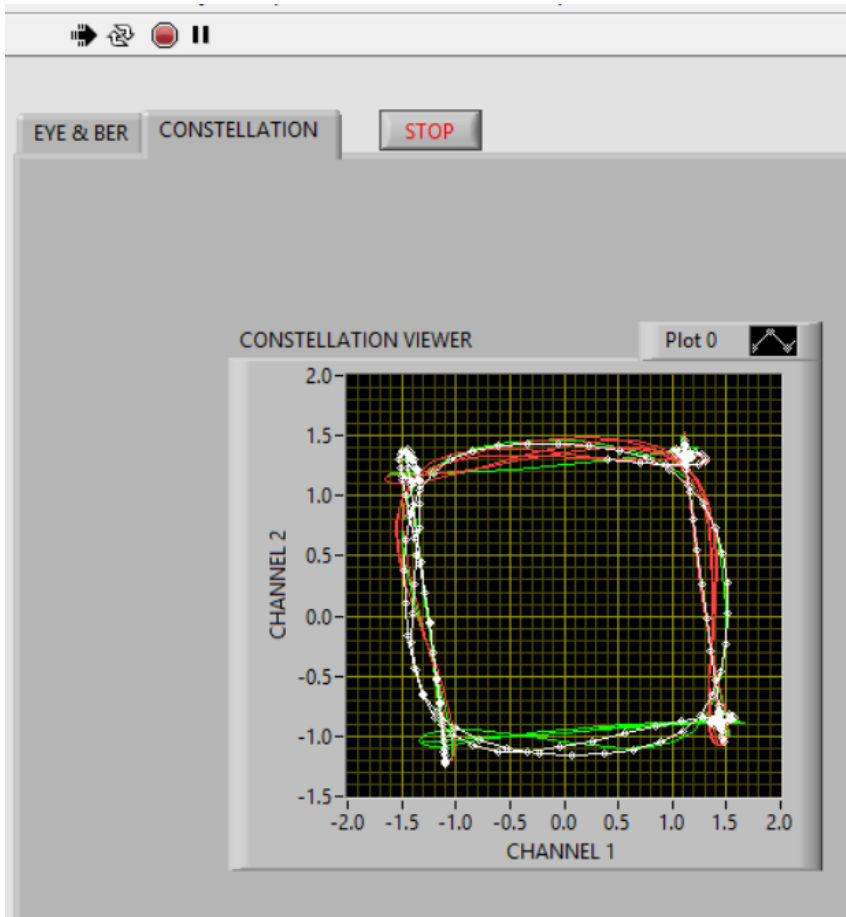


Рисунок 19: Диаграмма созвездий I/Q сигналов